

JAPAN PATENT OFFICE

This is to certify that the annexed is a true copy of the following application as filed with this office.

Date of Application: May 14, 2003

Application Number: Japanese Patent Application
No. 2003-136511
[JP2003-136511]

Applicant(s): FUJITSU MEDIA DEVICES LIMITED
FUJITSU LIMITED
NATIONAL INSTITUTE OF ADVANCED
INDUSTRIAL SCIENCE
AND TECHNOLOGY

July 18, 2003

Commissioner,
Japan Patent Office

Yasuo Imai (Seal)
Certificate No. 2003-3055490

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 5月14日
Date of Application:

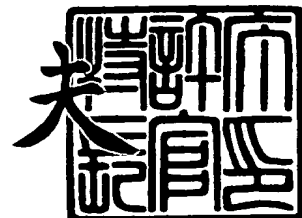
出願番号 特願2003-136511
Application Number:
[ST. 10/C]: [JP 2003-136511]

出願人 富士通メディアデバイス株式会社
Applicant(s): 富士通株式会社
独立行政法人産業技術総合研究所

2003年 7月18日

特許庁長官
Commissioner,
Japan Patent Office

今井 康夫



出証番号 出証特2003-3055490

【書類名】 特許願

【整理番号】 03010901

【提出日】 平成15年 5月14日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H03H 9/25
H03H 9/145

【発明の名称】 弾性表面波素子の製造方法

【請求項の数】 19

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

 【氏名】 三浦 道雄

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

 【氏名】 松田 隆志

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

 【氏名】 佐藤 良夫

【発明者】

 【住所又は居所】 神奈川県横浜市港北区新横浜二丁目 3 番 1 2 号 富士通メディアデバイス株式会社内

 【氏名】 上田 政則

【発明者】

 【住所又は居所】 茨城県つくば市東 1 - 1 - 1 独立行政法人産業技術総合研究所つくばセンター内

 【氏名】 ▼高▲木 秀樹

【特許出願人】

【持分】 025/100
【識別番号】 398067270
【氏名又は名称】 富士通メディアデバイス株式会社
【代表者】 白川 達男

【特許出願人】

【持分】 025/100
【識別番号】 000005223
【氏名又は名称】 富士通株式会社
【代表者】 秋草 直之

【特許出願人】

【持分】 050/100
【識別番号】 301021533
【氏名又は名称】 独立行政法人産業技術総合研究所
【代表者】 吉川 弘之

【代理人】

【識別番号】 100087480
【弁理士】
【氏名又は名称】 片山 修平
【電話番号】 03-5159-9520

【手数料の表示】

【予納台帳番号】 153948
【納付金額】 10,500円

【その他】 国等以外のすべての者の持分の割合 5 0 / 1 0 0

【提出物件の目録】

【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0117701

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 弾性表面波素子の製造方法

【特許請求の範囲】

【請求項 1】 圧電基板と支持基板とが接合された接合基板上に櫛形電極と電極パッドと配線パターンとを含んでなる弾性表面波フィルタが形成された弾性表面波素子を製造する製造方法において、

前記圧電基板と前記支持基板との接合面のうち少なくとも一方に活性化処理を施す第 1 の工程と、

前記第 1 の工程で活性化した接合面が向かい合うように前記圧電基板と前記支持基板とを接合する第 2 の工程と

を有することを特徴とする弾性表面波素子の製造方法。

【請求項 2】 前記第 1 の工程は、前記圧電基板と前記支持基板との接合面のうち少なくとも一方を、不活性ガス又は酸素のイオンビーム、中性化ビーム又はプラズマにより活性化処理することを特徴とする請求項 1 記載の弾性表面波素子の製造方法。

【請求項 3】 前記第 1 の工程は、前記圧電基板と前記支持基板との接合面のうち少なくとも一方に、中間膜となる材料を真空中で成膜することにより活性化処理することを特徴とする請求項 1 記載の弾性表面波素子の製造方法。

【請求項 4】 前記第 2 の工程は、前記圧電基板と前記支持基板とを常温下又は 100℃以下の加熱処理下で接合することを特徴とする請求項 1 記載の弾性表面波素子の製造方法。

【請求項 5】 前記第 2 の工程後、前記圧電基板と前記支持基板とに 200℃以下のアニール処理を施す第 3 の工程を有することを特徴とする請求項 1 記載の弾性表面波素子の製造方法。

【請求項 6】 前記第 3 の工程は、前記圧電基板が前記支持基板よりも薄い状態で前記アニール処理を行うことを特徴とする請求項 5 記載の弾性表面波素子の製造方法。

【請求項 7】 前記第 2 の工程で接合された前記圧電基板を薄く加工する又は前記第 2 の工程で構成された前記圧電基板と前記支持基板とを有してなる前記

弾性表面波フィルタをチップ毎に分割する第4の工程を有し、

前記第3の工程は、前記第4の工程後に前記アニール処理を施すことを特徴とする請求項5記載の弾性表面波素子の製造方法。

【請求項8】 前記第2の工程は、前記圧電基板と前記支持基板とを、真空中、高純度ガス雰囲気中又は大気中で接合することを特徴とする請求項1記載の弾性表面波素子の製造方法。

【請求項9】 前記第1の工程で接合面が活性化された前記圧電基板と前記支持基板との少なくとも一方の前記接合面を、水又は水蒸気に曝す第3の工程を有することを特徴とする請求項1記載の弾性表面波素子の製造方法。

【請求項10】 前記圧電基板は、リチウムタンタレート又はリチウムナイオベートを主成分とした圧電単結晶基板で、且つ弾性表面波伝播方向をXとした、切り出し角が回転Yカット板であることを特徴とする請求項1記載の弾性表面波素子の製造方法。

【請求項11】 前記支持基板は、シリコン又はサファイアを主成分とする単結晶基板、若しくは、酸化アルミニウム、窒化アルミニウム又は窒化シリコンの何れかを主成分としたセラミクス基板であることを特徴とする請求項1記載の弾性表面波素子の製造方法。

【請求項12】 前記支持基板は、前記電極パッド及び／又は前記配線パターンが形成されている領域の直下に相当する領域における抵抗率が $100\ \Omega \cdot \text{cm}$ 以上であることを特徴とする請求項1記載の弾性表面波素子の製造方法。

【請求項13】 前記圧電基板と前記支持基板との間に、該圧電基板又は該支持基板の主成分と異なる材料を主成分とする中間膜を形成する第3の工程を更に有することを特徴とする請求項1記載の弾性表面波素子の製造方法。

【請求項14】 前記中間膜は、シリコン、酸化シリコン、窒化シリコン又は窒化アルミニウムの何れかを主成分として形成されている、若しくは導体層として形成されていることを特徴とする請求項13記載の弾性表面波素子の製造方法。

【請求項15】 前記中間膜は、分割されていることを特徴とする請求項13記載の弾性表面波素子の製造方法。

【請求項 1 6】 前記中間膜は、前記櫛形電極の開口長よりも小さい領域に分割されていることを特徴とする請求項 1 3 記載の弾性表面波素子の製造方法。

【請求項 1 7】 前記第 3 の工程は、前記中間膜を、前記電極パッド及び／又は前記配線パターンが形成された領域の直下の領域以外に形成することを特徴とする請求項 1 3 記載の弾性表面波素子の製造方法。

【請求項 1 8】 前記支持基板は、サファイア基板上にシリコン膜が形成された S O S 基板であることを特徴とする請求項 1 記載の弾性表面波素子の製造方法。

【請求項 1 9】 前記支持基板は、シリコン基板上に絶縁体膜とシリコン膜とが積層された S O I 基板であることを特徴とする請求項 1 記載の弾性表面波素子の製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、弾性表面波素子及びその製造方法に関し、特に接合基板を用いて構成された弾性表面波素子の製造方法に関する。

【 0 0 0 2 】

【従来の技術】

現在、弾性表面波（Surface Acoustic Wave：以下 S A W と略す）素子は、携帯電話機等のような通信機器におけるバンドパスフィルタとして幅広く使用されている。このような状況において、携帯電話機等の高性能化に伴い、S A W 素子を利用したフィルタにも更なる高性能化が求められている。

【 0 0 0 3 】

しかしながら、S A W 素子は温度変化によって通過帯域が移動してしまうという問題を有する。この問題を解決し、温度安定性に優れた S A W 素子を開発することは近年の課題である。

【 0 0 0 4 】

S A W 素子用材料としては、タンタル酸リチウム（以下 L T と略す）やニオブ

酸リチウム（以下LNと略す）や水晶等の圧電材料が用いられる。現在多用されているLTやLNは、広帯域のフィルタ特性を実現するのに有利である大きな電気機械結合係数を持っている。しかしながら、これらは温度安定性に劣るという欠点を有している。

【0005】

これに対して、例えば水晶は温度安定性に優れた圧電材料であるが、電気機械結合係数が小さいという欠点を有している。

【0006】

このように、圧電材料の一般的な傾向として、電気機械結合係数の大きな材料は温度安定性に劣り、逆に温度安定性に優れた材料は電気機械結合係数が小さいという相反する特性を有している。

【0007】

上記した特性を改善し、大きな電気機械結合係数と優れた温度安定性とを兼ね備えた圧電材料を実現するために、さまざまな方法が提案されている。例えば山之内らは、LN或いはLT基板表面に、逆の温度係数を持つ酸化珪素膜を成膜した基板を提案している（以下に示す非特許文献1参照）。また、中村らは、LT基板表面にSAWの波長以下程度の分極反転層を形成し、その電界短絡効果を利用することによって温度安定性の向上を実現している（以下に示す特許文献1参照）。このほか、大西らは、薄い圧電基板と厚い低膨張材料基板とを直接接合によって接合し、圧電基板の温度変化による伸縮を抑制して、温度安定性の向上を実現している（以下に示す特許文献2又は非特許文献2参照）。また、山之内らは、同様の構造を接着剤などを用いて実現している（以下に示す非特許文献3参照）。更に、磯上は2種類の基板を固相反応にて接合し、SAW特性の改善を行っている（特許文献3参照）。

【0008】

【特許文献1】

特許第2516817号公報

【特許文献2】

特開平11-55070号公報

【特許文献 3】

特開平 9 - 2 0 8 3 9 9 号公報

【非特許文献 1】

山之内ら, “IEEE Trans. on Sonics and Ultrasonics.”, vol.SU-3
1, pp.51-57, 1984

【非特許文献 2】

大西ら, “Proc. of IEEE Ultrasonics Symposium”, pp.335-338, 1
998

【非特許文献 3】

山之内ら, “Proc. of IEEE Ultrasonics Symposium”, pp.239-242,
1999

【0 0 0 9】

【発明が解決しようとする課題】

しかしながら、非特許文献 1 で提案された L T 或いは L N 基板表面に酸化珪素膜を成膜した基板を使用する方法では、酸化珪素膜の膜質及び膜厚を一定に制御することが難しく、S A W 素子に周波数ばらつきが発生することを回避することが困難である。且つ、本従来技術では櫛形電極（Inter Digital Transducer：以下 I D T と略す）上にも酸化珪素膜を成膜するため、S A W の伝播損失が大きくなること等から、適用できるデバイスが限られるという問題も存在する。

【0 0 1 0】

また、特許文献 1 で提案された分極反転層を形成する方法では、S A W 素子の特性に大きな影響を与える分極反転層の深さを制御することが難しいという問題が存在する。

【0 0 1 1】

このほか、特許文献 2 又は非特許文献 2 で提案された圧電基板に低膨張材料基板を接合する方法では、基板を洗浄後、高温のアニールを行って接合する工程が必要であるため、アニール中にウェハが破損しないように、低膨張材料基板としてガラスなどのヤング率の小さい基板を用いる必要がある。その結果、接合した

基板間の熱膨張係数の違いにより発生する歪みが圧電基板に十分伝わらず、温度特性の改善効果が十分に得られないという課題が残る。

【0012】

また、非特許文献3で提案された紫外線硬化型接着剤を用いて常温で圧電基板と低膨張材との接合を行う方法では、界面の接着剤によって応力が緩和されるため、温度特性改善効果も低下してしまうという欠点があった。

【0013】

更に、特許文献3で提案された固相反応により接合された基板を用いる方法では、接合後、融解が生じない程度の温度で加熱処理を行う必要がある。しかしながら、この加熱処理ではいずれも1000℃を超える温度を使用するため、圧電基板の定数が変化してしまう。このため、音速変化が生じ、周波数ばらつきが生じてしまう問題が発生する。

【0014】

本発明は、圧電基板の電気機械結合係数を維持し、且つ周波数温度特性を改善した、容易に製造できる弾性表面波素子の製造方法を提供することを目的とする。

【0015】

【課題を解決するための手段】

かかる目的を達成するために、本発明は、請求項1に記載のように、圧電基板と支持基板とが接合された接合基板上に櫛形電極と電極パッドと配線パターンとを含んでなる弾性表面波フィルタが形成された弾性表面波素子を製造する製造方法において、前記圧電基板と前記支持基板との接合面のうち少なくとも一方に活性化処理を施す第1の工程と、前記第1の工程で活性化した接合面が向かい合うように前記圧電基板と前記支持基板とを接合する第2の工程とを有する弾性表面波素子の製造方法である。活性化処理を施すことで、基板表面の不純物が取り除かれ接合面が清浄化されるなどの効果により、前記圧電基板と前記支持基板との間の接合力が増大する。圧電基板と支持基板とを表面活性化処理をして接合することで、温度特性や取り扱い易さを重視して基板材料を選択することが可能となるため、より周波数温度特性が向上された弾性表面波素子を容易に製造すること

ができる。また、1000℃を超える高温のアニール処理を用いずに両基板を強固に貼り合わせることが可能となるため、圧電基板の定数が変化することを防止できる。更に、接着剤も使用する必要が無いため、両基板に生じた応力が緩和されることがなく、十分に温度特性改善効果を発揮するように製造することができる。

【0016】

また、請求項2に記載のように、前記第1の工程は、前記圧電基板と前記支持基板との接合面のうち少なくとも一方を、不活性ガス又は酸素のイオンビーム、中性化ビーム又はプラズマにより活性化処理するようにしてもよい。これらの処理により、接合面に存在する不純物が除去され、基板間の接合力が向上する。また、不活性ガスや酸素原子の衝突エネルギーにより、これら原子を含む層が接合面表層に形成される。この層は多く格子欠陥を含み、多くの場合アモルファスとなるが、接合面の材質が金属の場合などは結晶状態の場合もある。

【0017】

また、請求項3に記載のように、前記圧電基板と前記支持基板の接合面のうち少なくとも一方に、真空中で中間膜となる材料を成膜することにより、接合面の活性化処理を行ってもよい。中間膜としては、圧電基板あるいは支持基板と同じ材料のものをを用いてもよいし、両者と異なる材料を用いてもよい。真空中で形成された膜の表面は清浄な状態にあるため、このような処理を行った基板では接合力が向上する。さらに、中間膜となる材料を成膜する前、あるいは成膜後に、圧電基板と支持基板の少なくとも一方に不活性ガス又は酸素のイオンビーム、中性化ビーム又はプラズマによる活性化処理を行ってもよい。

【0018】

また、請求項4に記載の前記第2の工程は、前記圧電基板と前記支持基板とを常温下又は100℃以下の加熱処理下で接合するようにしてもよい。接合面に活性化処理が施された圧電基板及び支持基板は、常温下でも接合することが可能な場合も存在するが、100℃以下程度で加熱しつつ接合することで、より接合強度を向上させることができる場合も存在する。

【0019】

また、請求項 1 に記載の製造方法は、請求項 5 に記載のように、前記第 2 の工程後、前記圧電基板と前記支持基板とに 200℃以下のアニール処理を施す第 3 の工程を有するように構成することもできる。支持基板と接合された圧電基板に、圧電基板の定数が変化しない程度である 200℃以下の比較的低温のアニール処理を施すことで、更に両基板間の接合強度を向上させることができる。

【0020】

請求項 5 に記載の前記第 3 の工程は、請求項 6 に記載のように、前記圧電基板が前記支持基板よりも薄い状態で前記アニール処理を行うことが好ましい。可能な限り薄くした状態でアニール処理を施すように構成することで、発生する熱応力が最小限に抑えられるため、基板の破損を防止することが可能となる。

【0021】

請求項 5 に記載の製造方法は、好ましくは請求項 7 に記載のように、前記第 2 の工程で接合された前記圧電基板を薄く加工する又は前記第 2 の工程で構成された前記圧電基板と前記支持基板とを有してなる前記弾性表面波フィルタをチップ毎に分割する第 4 の工程を有し、前記第 3 の工程は、前記第 4 の工程後に前記アニール処理を施すように構成される。圧電基板を薄く加工した後、又は圧電基板と支持基板とを接合して構成された弾性表面波フィルタをチップ毎に分割した後、アニール処理を施すように構成することで、圧電基板自体が発生する熱応力が最小限に抑えられるため、基板の破損を防止することが可能となる。

【0022】

請求項 1 に記載の前記第 2 の工程は、前記第 1 の工程により活性化処理した接合面の特性を損なわないよう、請求項 8 に記載のように、前記圧電基板と前記支持基板とを真空中又は高純度ガス雰囲気中で接合することが望ましい。ただし、請求項 8 に記載のように、請求項 1 に記載の前記第 2 の工程は、第 1 の工程による表面活性化後、前記圧電基板と前記支持基板を大気中で接合するように構成することもできる。大気中での接合は、接合強度の面などから適用可能な材料が限定されるが、接合や位置決め装置構成の簡略化や接合工程のスループット向上が可能である。

【0023】

請求項 1 記載の製造方法は、請求項 9 に記載のように、前記第 1 の工程で接合面が活性化された前記圧電基板と前記支持基板との少なくとも一方の前記接合面を、水又は水蒸気に曝す第 3 の工程を有する構成とすることができる。

【0024】

また、請求項 10 に記載のように、前記圧電基板は、好ましくは、リチウムタンタレート又はリチウムナイオベートを主成分とした圧電単結晶基板で、且つ弾性表面波伝播方向を X とした、切り出し角が回転 Y カット板である。

【0025】

また、請求項 11 に記載のように、前記支持基板は、好ましくは、シリコン又はサファイアを主成分とする単結晶基板、若しくは、酸化アルミニウム、窒化アルミニウム又は窒化シリコンの何れかを主成分としたセラミクス基板である。例えばサファイア等は圧電基板よりも小さい熱膨張係数を持ち、且つ加工が容易である。また、シリコンや窒化シリコンや酸化アルミニウムや窒化アルミニウム等も、同様に、圧電基板よりも小さい熱膨張係数を持ち、且つ加工が容易である。これらを用いることで、温度改善効果が大きく、製造が容易な弾性表面波素子が実現できる。

【0026】

また、好ましくは請求項 12 に記載のように、前記支持基板は、前記電極パッド及び／又は前記配線パターンが形成されている領域の直下に相当する領域における抵抗率が $100\ \Omega \cdot \text{cm}$ 以上である。支持基板における電極パッド及び配線パターン直下の領域を $100\ \Omega \cdot \text{cm}$ 以上の比較的高い抵抗率とすることで、電極パッドや配線パターンから支持基板を通して支持基板の下面に形成されたグラウンドへ電気エネルギーが流出することを防止できるため、弾性表面波素子の損失の増大を抑制することができる。

【0027】

また、請求項 13 に記載のように、請求項 1 記載の製造方法は、前記圧電基板と前記支持基板との間に、該圧電基板又は該支持基板の主成分と異なる材料を主成分とする中間膜を形成する第 3 の工程を更に有するように構成してもよい。圧電基板と支持基板との間に、これらとは異なる材料を主成分として形成された中

間膜を介在させ、これらを表面活性化させた後に接合することで、基板間の接合強度をより向上させることができる。

【0028】

請求項13に記載の前記中間膜は、請求項14に記載のように、シリコン、酸化シリコン、窒化シリコン又は窒化アルミニウムの何れかを主成分として形成されている、若しくは導体層として形成されていてもよい。

【0029】

また、請求項13に記載の前記中間膜は、請求項15に記載のように、分割されている構成であってもよい。例えば中間膜を導電体で形成した場合、圧電基板上面に形成した櫛形電極や電極パッドや配線パターン等と、支持基板下面に形成したグランドパターンとの間で形成される静電容量が増加し、弾性表面波素子の電気エネルギー損失が増大する。中間膜を分割することで、静電容量のトータル値を減少させ、損失の増加を抑制できる。

【0030】

また、請求項13に記載の前記中間膜は、請求項16に記載のように、前記櫛形電極の開口長よりも小さい領域に分割されている構成であってもよい。中間膜を櫛形電極の開口長よりも小さく分割することで、中間膜を通した電気エネルギーの損失を低減することができる。

【0031】

請求項13に記載の前記第3の工程は、請求項17に記載のように、前記中間膜を、前記電極パッド及び／又は前記配線パターンが形成された領域の直下の領域以外に形成するようにすることができる。中間膜を電極パッド及び配線パターン等に跨らないように構成することによって、接合界面に位置する導体膜を通して電気エネルギーが漏れることを防止できる。

【0032】

また、請求項18に記載のように、前記支持基板は例えば、サファイア基板上にシリコン膜が形成されたSOS基板である。

【0033】

また、請求項19に記載のように、前記支持基板は例えば、シリコン基板上に

絶縁体膜とシリコン膜とが積層されたSOI基板である。

【0034】

【発明の実施の形態】

以下、本発明の好適な実施形態について図面を用いて詳細に説明する。

【0035】

〔第1の実施形態〕

まず、本発明の第1の実施形態について、図面を用いて詳細に説明する。図1は、本実施形態による弾性表面波（Surface Acoustic Wave：SAW）素子で使用する接合基板100のモデルを示す斜視図である。

【0036】

圧電基板10には、例えばSAWの伝播方向をXとし、切り出し角が回転Yカット板である42° YカットX伝搬リチウムタンタレート（SAWの伝搬方向Xの線膨張係数が16.1 ppm/°C）の圧電単結晶基板（以下、LT基板という）を用いる。支持基板20には、例えばR面カットのサファイア（SAWの伝搬方向Xの線膨張係数が5.3 ppm/°C）の単結晶基板（以下、サファイア基板という）を用いる。また、圧電基板10の厚さを30 μm、支持基板20の厚さを300 μmとする。

【0037】

この構成において、圧電基板10と支持基板20との接合には、表面活性化による基板接合方法を用いる。以下に、本実施形態で使用する基板接合方法の主な手順を図2と共に説明する。

【0038】

本基板接合方法では、まず、図2（a）に示すように、双方の基板（10及び20）をRCA洗浄法等で洗浄し、表面、特に接合面に付着している化合物や吸着物等の不純物X1及びX2を除去する（洗浄処理）。RCA洗浄とは、アンモニアと過酸化水素と水とを容積配合比1：1～2：5～7で混合した洗浄液や塩素と過酸化水素と水とを容積配合比1：1～2：5～7で混合した洗浄液等を用いて行われる洗浄方法の一つである。

【0039】

次に、洗浄した基板を乾燥した後（乾燥処理後）、図2（b）に示すように、アルゴン（Ar）等の不活性ガス若しくは酸素のイオンビーム、中性子ビーム又はプラズマ等を両基板（10，20）の接合面に照射することで、残留した不純物X11及びX21を除去すると共に、表層を活性化させる（活性化処理）。尚、何れの粒子ビーム又はプラズマを使用するかは、接合する基板の材料に応じて適宜選択される。例えば不活性ガスによる活性化処理は多くの材料で有効であるが、酸化シリコン（SiO₂）等では酸素のイオンビームやプラズマ等も有効である。

【0040】

このように活性化処理を行うことで、照射面（接合面）には、図2（c）に示すように、厚さ数ナノメートル程度の表面活性化処理として照射した材料の原子を含むアモルファス層A1及びA2がそれぞれ形成される。圧電基板10側に形成されたアモルファス層A1は、これを構成する組成原子（本説明ではLTに含まれる原子）と照射ビーム原子（本説明ではAr原子）を材料として形成されており、同様に、支持基板20側に形成されたアモルファス層A2は、これを構成する組成原子（本説明ではサファイアに含まれる原子）と照射ビーム原子（本説明ではAr原子）を材料として形成されている。

【0041】

その後、アモルファス層A1，A2が形成された圧電基板10と支持基板20とを位置合わせをしつつ貼り合わせる（接合処理）ことで、図2（d）に示すような、基板（10，20）間にアモルファス層A3を有する接合基板100が形成される。ほとんどの材料では、この貼合せ処理を真空中又は窒素や不活性ガス等の高純度ガス雰囲気中で行うが、大気中で行える場合もある。また、両基板（10，20）を挟み込むように加圧する必要がある場合も存在する。尚、この工程は常温又は100℃以下程度に加熱処理した条件下で行うことができる。このように100℃程度以下に加熱しつつ接合を行うことで、両基板の接合強度を向上させることが可能となる。

【0042】

なお、ここでは表面活性化の方法として、不活性ガスのイオンビーム等を用い

た場合について説明したが、基板の接合面に真空中で中間膜となる材料を成膜する事も、表面活性化の手法として有効である。真空中で形成された膜の表面は、汚染物のない活性な状態になるため、接合強度が向上する。この場合、成膜する材料は基板と同じ材料でもよいし、異なる材料を使用することにより後述のように接合強度の向上を図ることも出来る。また、成膜の前後に不活性ガスのイオンビーム等による表面活性化法を併用することも、接合力の向上に有効である。

【0043】

このほか、基板材料又は後述する中間膜材料として SiO_2 等を用いた場合では、貼合せ処理の前処理として接合面を水又は水蒸気に曝すことも、十分な接合強度を得るための有効な手段である。但し、水又は水蒸気に曝した後、両基板を十分に乾燥させる必要がある。

【0044】

以上のように、本実施形態で使用した基板接合方法では、両基板（10，20）を接合した後に、1000℃以上での高温でアニール処理を施す必要がないため、基板の破損を招く恐れがなく、且つ様々な基板を接合することができる。

【0045】

また、使用した基板材料によっては、接合工程後に200℃程度以下の低温でアニール処理を行うことで、接合強度を向上させることもできる。但し、このアニール処理は、少なくとも圧電基板10が支持基板20よりも薄い状態、又は圧電基板10を所望する程度に薄く加工した後、若しくはSAW共振子（30：図3参照）が形成された後の接合基板100（SAW素子110A：図3参照）をチップ化した後に行うことで、熱応力の発生を可能な限り低減し、基板の破損を防止することが可能となる。尚、圧電基板10を研削・研磨して薄く加工する工程（研削・研磨工程）を設ける場合、アニール処理はこの工程の後に行う。例えば、接合する際のLT基板の厚さが $250\mu\text{m}$ であり、接合基板100として所望するLT基板（圧電基板10）の厚さが $30\mu\text{m}$ である場合、貼合せ処理後、LT基板を $30\mu\text{m}$ まで研磨した後、200℃の温度下で1時間のアニール処理を行う。これにより、熱応力の発生が低減するだけでなく、両基板（10，20）の接合強度も向上するため、より基板の破損を防止することができる。

【0046】

次に、圧電基板10としてLT基板11を用い、支持基板20としてサファイア基板21を用いた接合基板110におけるLT基板11の主面上に、例として1.9GHz帯のSAW共振子30を形成して得られたSAW素子110Aについて図面を参照して説明する。尚、本実施形態でのSAW波長は約 $2.1\mu\text{m}$ となる。また、サファイア基板21はLT基板11よりも小さい熱膨張係数を持ち、且つ加工が容易な基板である。

【0047】

図3は、接合基板110の上面にSAW共振子30を構成する櫛形電極(IDT)、外部との電気端子となる電極パッド、及びIDTと電極パッドとを接続するための配線パターンとを含むSAWフィルタが形成されたSAW素子110Aの構成を示す斜視図である。また、図3に示すSAW素子110Aの周波数特性を図5に示す。尚、比較のために、従来のLT基板上にSAW共振子30を形成したSAW素子の周波数特性を図4に示す。

【0048】

図4及び図5を参照すると明らかなように、本実施形態によるSAW素子110Aでは、反共振点より高周波側にLT基板とサファイア基板との接合界面でのバルク波(Bulk Acoustic Wave: BAW)の反射を原因とするスプリアス応答が見られる。これに対し、従来のSAW素子では、このスプリアスは発生していない。尚、共振点及び反共振点付近での周波数特性は、従来のSAW素子と本実施形態のSAW素子110Aとで同等の特性が得られている。

【0049】

また、本実施形態によるSAW素子110Aの温度特性としては、反共振点における周波数温度特性(Temperature Coefficient of Frequency 以下TCFという)として $-20\text{ppm}/^{\circ}\text{C}$ が、また共振点におけるTCFとして $-10\text{ppm}/^{\circ}\text{C}$ が、それぞれ得られた。これは、従来のSAW素子の温度特性(反共振点で $-40\text{ppm}/^{\circ}\text{C}$ 、共振点で $-30\text{ppm}/^{\circ}\text{C}$)と比べると、大幅な温度特性の改善となっている。

【0050】

以上のように、比較的取り扱いが容易な LT 基板とサファイア基板との接合面に活性化処理を行うことで、容易且つ堅強に圧電基板と支持基板とを接合することが可能となるため、電気機械結合係数が大きく、且つ周波数温度特性が改善された SAW 素子を容易に製造することができる。

【0051】

尚、以上の説明では、圧電基板 10 に LT 基板 11 を適用した場合について説明したが、このほか、例えば SAW の伝播方向を X とし、切り出し角が回転 Y カット板であるリチウムナイオベートの圧電単結晶基板（以下、LN 基板という）等を適用することも可能である。

【0052】

〔第 2 の実施形態〕

上記した第 1 の実施形態では、支持基板 20 にサファイア基板 21 を用いた場合について例を挙げたが、この代わりにサファイア基板 21 上にシリコンを主成分とした中間膜（以下、シリコン薄膜：図 6 参照）22 を形成した構造を有する SOS（Silicon On Sapphire）基板 20A を使用しても良い。以下、これを第 2 の実施形態として図面と共に詳細に説明する。

【0053】

図 6 は、本実施形態による SOS 基板 20A を用いた SAW 素子 120A の構成を示す斜視図である。

【0054】

図 6 に示すように、本実施形態による接合基板 120 は、サファイア基板 21 と LT 基板 11 との間にシリコン薄膜 22 が介在した構成を有している。SOS 基板 20A におけるサファイア基板 21 の厚さは $300\mu\text{m}$ であり、この上に成膜されたシリコン薄膜 22 の厚さは約 $1\mu\text{m}$ である。

【0055】

この SOS 基板 20A は、例えば真空中でサファイア基板 21 上にシリコン薄膜 22 をエピタキシャル成長させる方法で製造することができる。尚、この他にも、蒸着法、スパッタ法を用いてシリコン薄膜 22 を成膜しても良い。また、シリコン薄膜 22 を LT 基板 11 上にも成膜し、接合はシリコン薄膜同士の間で行

ってもよい。また、真空中でサファイア基板 21 あるいは／および LT 基板 11 上にシリコン薄膜 22 を成膜し、そのまま真空中で接合するようにしてもよい。

【0056】

以上のように、圧電基板 10 と支持基板 20 との間に中間膜としてシリコン薄膜 22 を介在させ、これらを表面活性化させた後に接合することで、基板 (10, 20) 間の接合強度をより向上させることができる。さらに、中間膜となる材料を成膜する前にも、基板に表面活性化処理を行ってもよい。また、圧電基板 10 と支持基板 20 の接合面のうち少なくとも一方に、真空中で中間膜であるシリコン薄膜 22 を成膜し、その後、真空中に保持したまま圧電基板と支持基板とを接合することもできる。尚、他の構成及び効果は第 1 の実施形態と同様であるため、ここでは説明を省略する。

【0057】

〔第 3 の実施形態〕

また、第 2 の実施形態では、SOS 基板 20A を用いることで、圧電基板 10 と支持基板 20 との間にシリコン薄膜 22 を介在させて、両基板間の接合力を向上させていたが、このほか、圧電基板 10 及び支持基板 20 における少なくとも一方の接合面に、両者とは異なる材料を主成分とした中間膜を成膜した後に、これらを接合することで、より接合力を向上させることもできる。以下、これを第 3 の実施形態として図面と共に詳細に説明する。

【0058】

表面活性化を用いた基板接合では、材料の組み合わせ次第で、直接接合では十分な接合強度を得られない場合がある。このような場合、本実施形態のように両基板 (10, 20) 間に、両者とは異なる材料を用いて形成した中間膜 (23: 図 7 参照) を介在させることによって、接合強度を向上させることができる。接合強度の向上は SAW 素子 120A を SAW 素子のチップ毎に切断する際の欠けや剥がれを抑制するため、デバイス作製の歩留まりを上昇させる結果に繋がる。尚、図 7 に、圧電基板 10 として LT 基板 11 を用い、支持基板 20 としてサファイア基板 21 を用いて作製した本実施形態による SAW 素子 130A の斜視図を示す。

【0059】

中間膜 23 の材料としては、SAW 素子の電気特性を鑑みて、例えば酸化シリコン（二酸化シリコン： SiO_2 ），窒化シリコン（ Si_xN_y ），窒化アルミニウム（ AlN ）等の絶縁材料を主成分とすることが好ましいが、金属等の導体材料を用いても良い。但し、導体材料を用いた場合、形成した導体膜（中間膜 23）が SAW 素子 130A の下面に形成されているグラウンドに短絡しないように構成する必要がある。尚、中間膜 23 を形成する導体材料としては、上記した Si の他、金（Au），銅（Cu），アルミニウム（Al）等の金属を用いることができる。なお、接合面の材料が Al や Cu などの金属の場合は、本発明の表面活性化処理を行っても、図 2 の A3 のようなアモルファス層が形成されないことがある。

【0060】

また、導体材料を用いた場合、接合界面の中間膜 23 を例えば図 8 に示すように、碁盤目状の分割パターン 23a に分割することによって、互いに電氣的に独立させるとよい。これにより、圧電基板 11 の上面に形成された IDT や配線パターンや電極パッド等の導体パターンと支持基板 21 の下面に形成したグラウンドパターンとで形成される静電容量のトータル値を小さくすることができる。即ち、接合界面に導体が存在することによって生じる SAW 素子 130A の特性劣化を最小限に抑えることができる。

【0061】

尚、中間膜 23 の分割は、電氣的な分離が目的であるので、分割パターン 23a 状に導体を酸化させても良い。例えば中間膜 23 を Si で形成した場合は、分割パターン 23a における各領域の境界線に沿って Si を酸化することで、酸化シリコン（ SiO_2 ）で分割された各領域を電氣的に分離することができる。

【0062】

図 8 では碁盤目状の分割パターン 23a を例に挙げて説明したが、分割の仕方は碁盤目状に限るものではなく、その大きさも望ましい特性を鑑みて決定すると良い。

【0063】

このような中間膜 23 の形成法としては、SOS 基板のように支持基板 21 上にエピタキシャル成長させる方法の他に、蒸着法、スパッタ法を用いて少なくとも一方の基板上に成膜する方法が使用できる。但し、基板における接合面の荒れ（凹凸）は接合強度を低下させるため、表面活性化法を用いて基板を接合する場合には接合面が鏡面であることが望ましい。従って、成膜するだけでは表面の荒れが残る材料或いは成膜法を使用した場合、成膜後に例えば CMP（Chemical Mechanical Polishing）等の方法を用いて接合面を研磨することで、これを鏡面とすることが好ましい。尚、一般的に厚く成膜するほど表面の荒れが大きくなるため、スパッタ法等で中間膜 23 を成膜する場合は、可能な限り薄く形成する方が良い。

【0064】

具体的には、サファイア基板 21 上に中間膜 23 として AlN 膜を ECR（Electron Cyclotron Resonance）スパッタ法を用いて 15 nm 成膜した。その結果、LT 基板 11 とサファイア基板 21 との接合力が向上した。これにより、ダイシング時の欠けが減少し、SAW 素子作製の歩留まりを向上することができた。

【0065】

以上のように、圧電基板 10 と支持基板 20 との間に、両者とは異なる材料で構成した中間膜 23 を介在させ、これらを表面活性化させた後に接合することで、基板（10，20）間の接合強度をより向上させることができる。尚、他の構成及び効果は第 1 の実施形態と同様であるため、ここでは説明を省略する。

【0066】

〔第 4 の実施形態〕

また、第 3 の実施形態において、中間膜 23 をこの直上に形成された SAW 共振子 30 への入出力用の電極パッド及びこれらと接続された配線パターン等に跨らないように構成することによって、接合界面に位置する導体膜を通して電気エネルギーが漏れることを防止できる。これを実現するためには、少なくとも入出力用の電極パッドなどが存在する領域において、中間膜 23 をそれらに跨らない大きさに分割するか、或いは跨らないように配置すると良い。若しくは、中間

膜 23 の分割パターン 23 a と SAW 共振子 30 の IDT パターンとを位置合わせすることによって、中間膜 23 が入出力用の電極パッド及び配線パターン等に跨らないように構成しても良い。この場合、入出力用の電極パッドが形成された領域以外では、中間膜 23 を細かく分割しなくても良い。このように構成した中間膜 23 の分割パターン 23 b を図 9 に示す。

【0067】

更に、中間膜 23 を IDT の開口長（交差する電極指部分の長さ）よりも小さく分割することで、より中間膜 23 を通した電気エネルギーの損失を低減することができる。尚、これらは、第 2 の実施形態におけるシリコン薄膜 22 に関しても同一である。

【0068】

〔第 5 の実施形態〕

また、上述の各実施形態において、例えば圧電基板 10 を LT 基板、LN 基板等で形成した場合、基板接合後、圧電基板 10 を薄く研削・研磨することで、SAW 素子の温度特性をより向上させることができる。但し、研磨する工程において研磨ひずみ等の発生を防止するためのフッ硝酸を用いた場合、第 3 又は第 4 の実施形態における中間膜 23 の材料としては、フッ硝酸に強い Si, カーボン (C), Au 等を用いることが好ましい。

【0069】

〔第 6 の実施形態〕

次に、本発明の第 6 の実施形態について図面を用いて詳細に説明する。図 10 は、本実施形態による SAW 素子 140 A の構成を示す斜視図である。

【0070】

図 10 に示す SAW 素子 140 A では、第 1 の実施形態と同様に、圧電基板 10 として、Y カット X 伝播 LT (SAW の伝播方向 X の線膨張係数が $16.1 \text{ ppm}/^{\circ}\text{C}$) 基板 (LT 基板 11) を用いる。LT 基板 11 上には、 1.9 GHz 帯の SAW 共振子 30 を形成する。尚、本実施形態での SAW 波長は約 $2.1 \mu\text{m}$ である。

【0071】

また、支持基板 20 には、SAW 伝播方向 X における線膨張係数が $3.3 \text{ ppm}/^{\circ}\text{C}$ の (100) 面 Si 基板 (以下、シリコン基板 41 という) を用いる。

【0072】

LT 基板 11 の厚さは $25 \mu\text{m}$ とする。シリコン基板 41 の厚さは $300 \mu\text{m}$ とする。このように構成した場合の SAW 素子 140A の温度特性は、反共振点の TCF として $-17 \text{ ppm}/^{\circ}\text{C}$ が得られ、共振点での TCF として $-8 \text{ ppm}/^{\circ}\text{C}$ が得られた。

【0073】

シリコンの方がサファイアよりも線膨張係数が小さいことが、シリコンを使用する利点である。尚、他の構成は第 1 の実施形態と同様であるため、ここでは説明を省略する。

【0074】

また、携帯電話機の送受信信号を分離する素子であるデュプレクサ等の用途においては、SAW 素子の耐電力性が重要となる。本実施形態のように、熱伝導率が LT の約 30 倍と高いシリコン基板 41 (シリコンの熱伝導率: $168 \text{ W}/\text{mK}$, LT の熱伝導率: $5 \text{ W}/\text{mK}$ 以下) を支持基板 20 に用いることによって、IDT で発生する熱をシリコン基板 41 を通して逃げやすく構成することが可能となる。このため、従来の LT 基板での素子に対して、より高い耐電力性を実現することができる。例えば、圧電基板 10 に LT 基板 11 を用い、支持基板 20 にシリコン基板 41 を用いて構成した接合基板 140 に、 1.9 GHz 帯の SAW 共振子 30 を少なくとも 2 つ形成して送信用の SAW フィルタと受信用の SAW フィルタとを構成した SAW デュプレクサを作製したところ、従来の基板を用いて作製した SAW デュプレクサに比べて耐電力性を向上することができた。

【0075】

また、抵抗率が $100 \Omega \cdot \text{cm}$ 程度より低い基板を支持基板 20 として用いると、SAW 共振子 30 の電極パッドや配線パターンから支持基板 20 を通してグラウンドへ流出する電気エネルギーが増加するため、SAW 素子の損失が増大してしまう。この問題を回避するために、本実施形態では抵抗率が $100 \Omega \cdot \text{cm}$ 以上、例えば約 $1000 \Omega \cdot \text{cm}$ のシリコン基板 41 を使用することが好ましい。

。このような比較的高い抵抗率のシリコン基板 41 は、不純物濃度を低く抑えることで形成することができる。但し、図 11 に示すように、比較的高い抵抗率（例えば抵抗率が $100\ \Omega \cdot \text{cm}$ 以上）の領域（これを高抵抗領域 33 とする）は、少なくとも SAW 共振子 30 および電極パッド 31 や配線パターン 32 等の電流が流れる領域直下のみでよい。

【0076】

〔第 7 の実施形態〕

また、シリコン基板 41 の代わりに、図 12 に示すように、絶縁膜 42 上にシリコン薄膜 22 を形成した構造を有する SOI (Silicon On Insulator) 基板 40A を使用しても良い。以下、これを第 7 の実施形態として図面と共に詳細に説明する。

【0077】

図 12 は、本実施形態による SOI 基板 40A を用いた SAW 素子 150A の構成を示す斜視図である。

【0078】

図 12 に示すように、本実施形態による接合基板 150 は、シリコン基板 41 と LT 基板 11 との間に絶縁膜 42 とシリコン薄膜 22 との積層体が介在した構成を有している。SOI 基板 40A におけるシリコン基板 41 の厚さは $300\ \mu\text{m}$ であり、この上に成膜された絶縁膜 42 の厚さは $1\ \mu\text{m}$ であり、更にこの上に成膜されたシリコン薄膜 22 の厚さは $2\ \mu\text{m}$ である。

【0079】

以上のように、支持基板 20 を SOI 基板 40A で構成することで、第 6 の実施形態と同様に、SAW 共振子 30 の温度特性を向上できると共に、接合基板 150 の下面に形成されたグラウンドと接合基板 150 の上面に形成された IDT、入出力用の電極パッド及び配線パターン等との間に絶縁膜が介在するため、支持基板 20 を通してグラウンドに流出してしまう電気エネルギーを抑えることが可能となる。即ち、より損失の少ない SAW 素子を実現することができる。また、シリコンの方がサファイアよりも線膨張係数が小さいことも、シリコンを使用する利点である。尚、他の構成は第 1 の実施形態と同様であるため、ここでは説

明を省略する。

【0080】

但し、上記のように構成した場合、LT基板11と絶縁膜42との間に導電性を有するシリコン薄膜22が存在するため、入出力用の電極パッド間等で電気エネルギーが漏れ出してしまう。このような問題は、例えば図8に示すように、シリコン薄膜22を分割パターン23a等で電氣的に分割することで解消することができる。

【0081】

〔第8の実施形態〕

次に、本発明の第8の実施形態について図面を用いて詳細に説明する。図13は、本実施形態によるSAW素子160Aの構成を示す斜視図である。

【0082】

図13に示すSAW素子160Aでは、第1の実施形態と同様に、圧電基板10として、YカットX伝播LT（SAWの伝播方向Xの線膨張係数が $16.1 \text{ ppm}/^{\circ}\text{C}$ ）基板（LT基板11）を用いる。LT基板11上には、 1.9 GHz 帯のSAW共振子30を形成する。尚、本実施形態によるSAW波長は $2.1 \mu\text{m}$ である。

【0083】

また、支持基板20には、SAW伝播方向Xにおける線膨張係数が $2.6 \text{ ppm}/^{\circ}\text{C}$ の窒化シリコン（ Si_xN_y ：以下、窒化シリコン基板51という）を用いる。尚、窒化シリコン基板51はLT基板11よりも小さい熱膨張係数を持ち、且つ加工が容易な基板である。

【0084】

LT基板11の厚さは $30 \mu\text{m}$ とする。窒化シリコン基板51の厚さは $300 \mu\text{m}$ とする。このように構成した場合のSAW素子160Aの温度特性は、反共振点のTCFとして $-23 \text{ ppm}/^{\circ}\text{C}$ が得られ、共振点でのTCFとして $-12 \text{ ppm}/^{\circ}\text{C}$ が得られた。

【0085】

以上のように、支持基板20を、例えばサファイア基板21よりも線膨張係数

が小さい窒化シリコン基板 51 で構成することで、周波数温度特性を更に改善することができる。尚、他の構成は第 1 の実施形態と同様であるため、ここでは説明を省略する。また、支持基板 20 には、窒化シリコン基板 51 を適用した場合について説明したが、このほか、LT 基板 11 よりも小さい熱膨張係数を持ち、且つ加工が容易な基板である、酸化アルミニウム（以下、アルミナという）や窒化アルミニウム等のセラミクス基板を適用することも可能である。

【0086】

〔他の実施形態〕

以上、説明した実施形態は本発明の好適な一実施形態にすぎず、本発明はその趣旨を逸脱しない限り種々変形して実施可能である。また、各実施形態中で述べた寸法やパラメータ等の数値、材料等は一例を示したものであり、これに限られるものではない。更に、圧電基板 10 上に形成する SAW 共振子 30 の数も 1 つに限られるものではない。即ち、複数個の SAW 共振子 30 を有して構成されたラダー型フィルタや 2 重モード型フィルタ、並びにこれらのフィルタを用いたデュプレクサ等にも本発明を適用することが可能である。

【0087】

尚、接合基板においては、チップ端から離れるほど、熱応力により圧電基板の伸縮を抑える効果がより多く得られるので、複数の SAW 素子を 1 つのチップ上に配置することによってチップ面積を広くするとより効果を得やすい。例えば、図 14 に示すように、デュプレクサ 1 において送信用の SAW フィルタ（送信フィルタ 1a という）と受信用の SAW フィルタ（受信フィルタ 1b という）とを単一のチップ 1A 上に配置するなどすると良い。

【0088】

【発明の効果】

以上説明したように、本発明によれば、圧電基板の電気機械結合係数を維持し、且つ周波数温度特性を改善した弾性表面波素子を容易に製造することができる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施形態で使用する接合基板 100 の構成を示す斜視図である。

【図 2】

本発明の第 1 の実施形態で使用する基板接合方法の工程を説明するための図である。

【図 3】

本発明の第 1 の実施形態による SAW 素子 110 A の構成を示す斜視図である。

【図 4】

従来の SAW 素子の周波数特性を示すグラフである。

【図 5】

図 3 に示す SAW 素子 110 A の周波数特性を示すグラフである。

【図 6】

本発明の第 2 の実施形態による SAW 素子 120 A の構成を示す斜視図である。

【図 7】

本発明の第 3 の実施形態による SAW 素子 130 A の構成を示す斜視図である。

【図 8】

本発明の第 3 の実施形態における中間膜 23 の分割パターン 23 a を説明するための透過上面図である。

【図 9】

本発明の第 4 の実施形態による中間層 23 の分割パターン 23 b の構成を説明するための図である。

【図 10】

本発明の第 6 の実施形態による SAW 素子 140 A の構成を示す斜視図である。

【図 11】

本発明の第 6 の実施形態による支持基板 41 に形成された高抵抗領域 33 を説

明するための図である。

【図 1 2】

本発明の第 7 の実施形態による SAW 素子 150 A の構成を示す斜視図である。

【図 1 3】

本発明の第 8 の実施形態による SAW 素子 160 A の構成を示す斜視図である。

【図 1 4】

本発明による SAW 素子を用いて構成したデュプレクサ 1 の構成を示すブロック図である。

【符号の説明】

- 1 デュプレクサ
- 1 A チップ
- 1 a 送信フィルタ
- 1 b 受信フィルタ
- 1 0 圧電基板
- 1 1 LT 基板
- 2 0 支持基板
- 2 0 A SOS 基板
- 2 1 サファイア基板
- 2 2 シリコン薄膜
- 2 3 中間膜
- 2 3 a、2 3 b 分割パターン
- 3 0 SAW 共振子
- 3 1 電極パッド
- 3 2 配線パターン
- 3 3 高抵抗領域
- 4 0 A SOI 基板
- 4 1 シリコン基板

42 絶縁膜

51 窒化シリコン基板

100、110、120、130、140、150、160 接合基板

110A、120A、130A、140A、150A、160A SAW素子

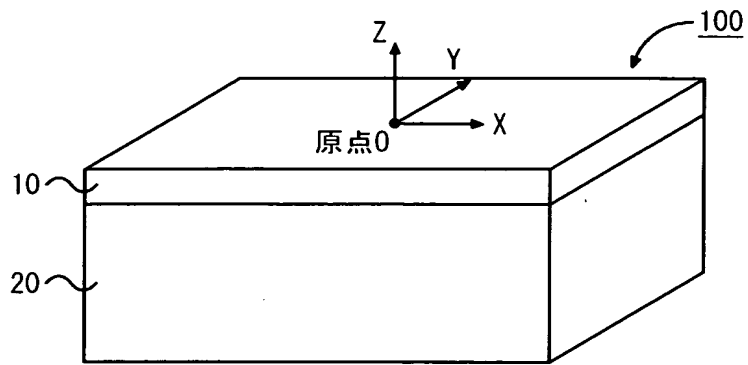
A1、A2、A3 アモルファス層

X1、X2、X11、X21 不純物

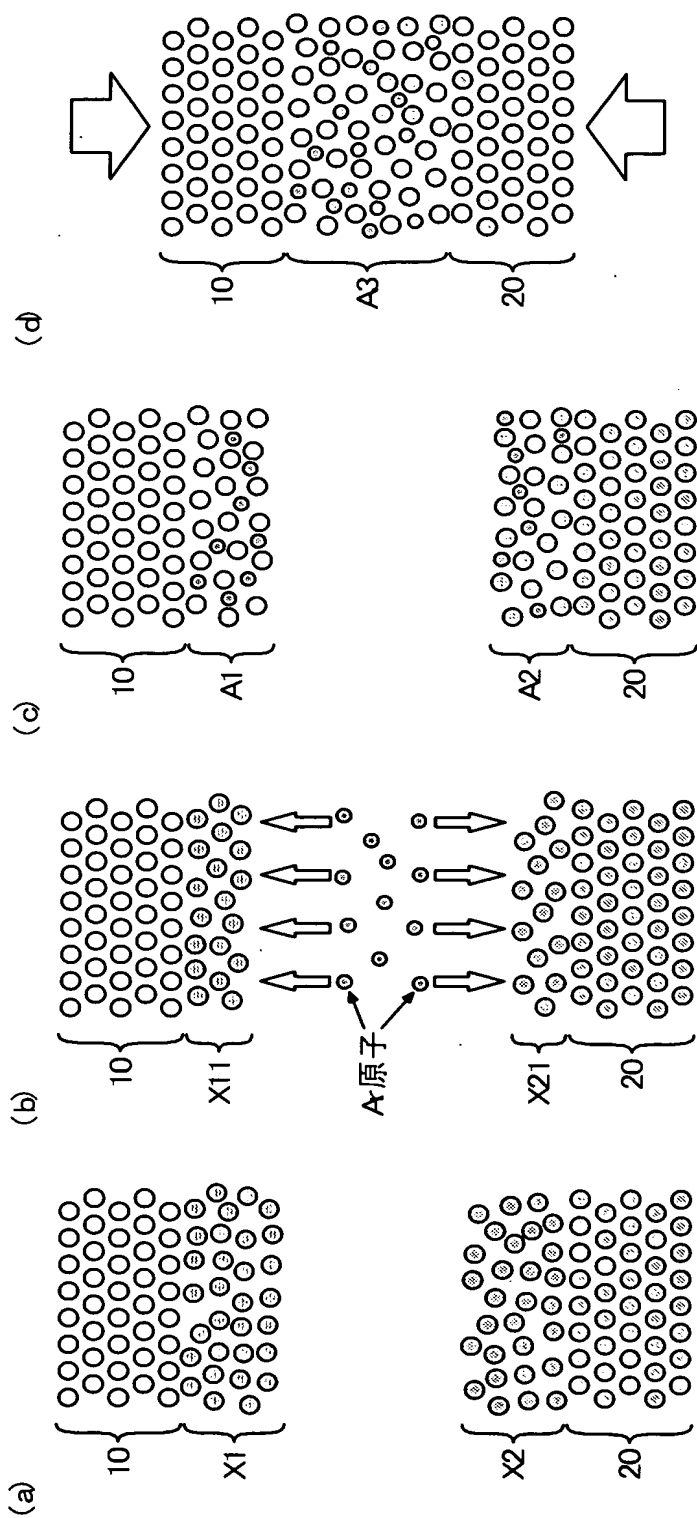
【書類名】

図面

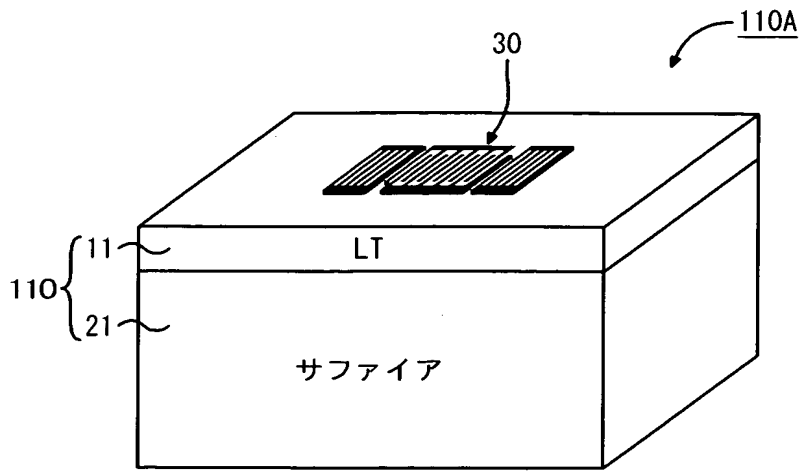
【図 1】



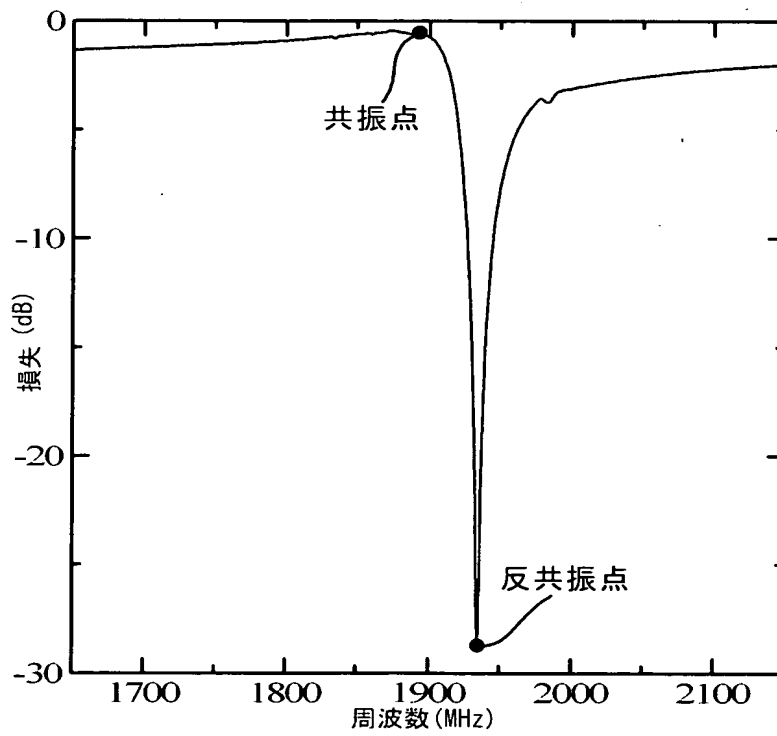
【図 2】



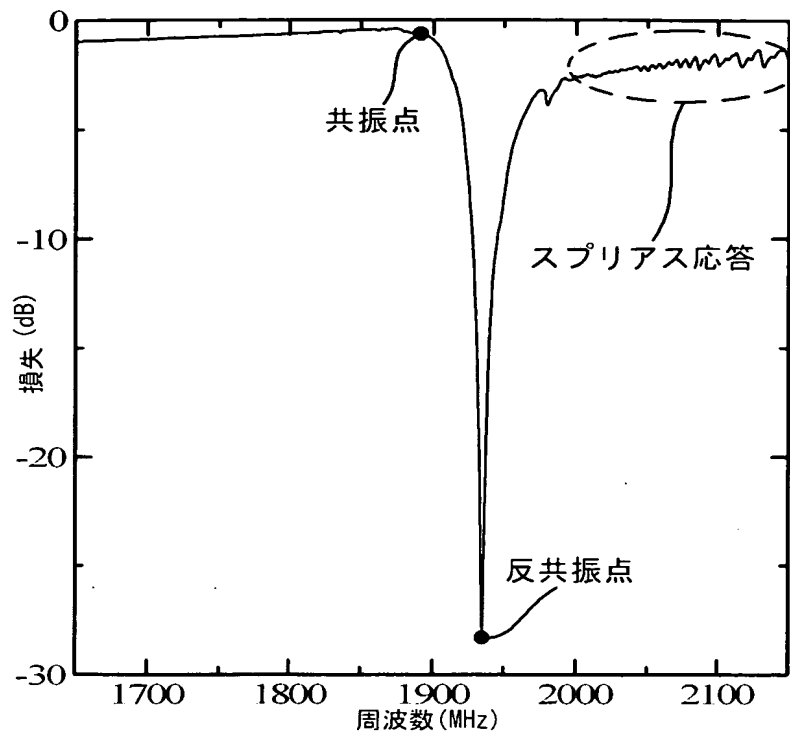
【図 3】



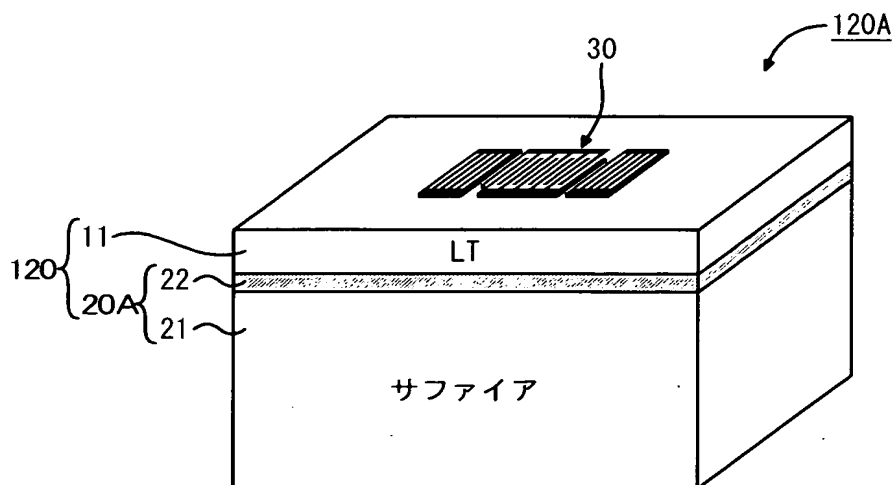
【図 4】



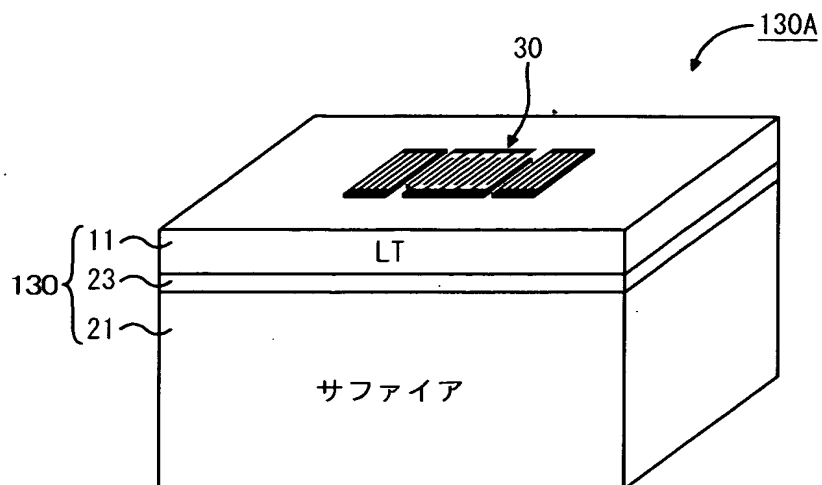
【図 5】



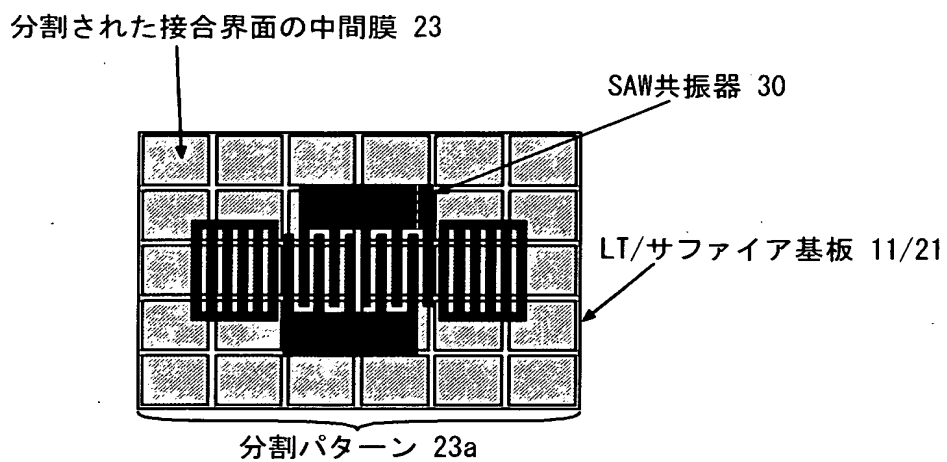
【図 6】



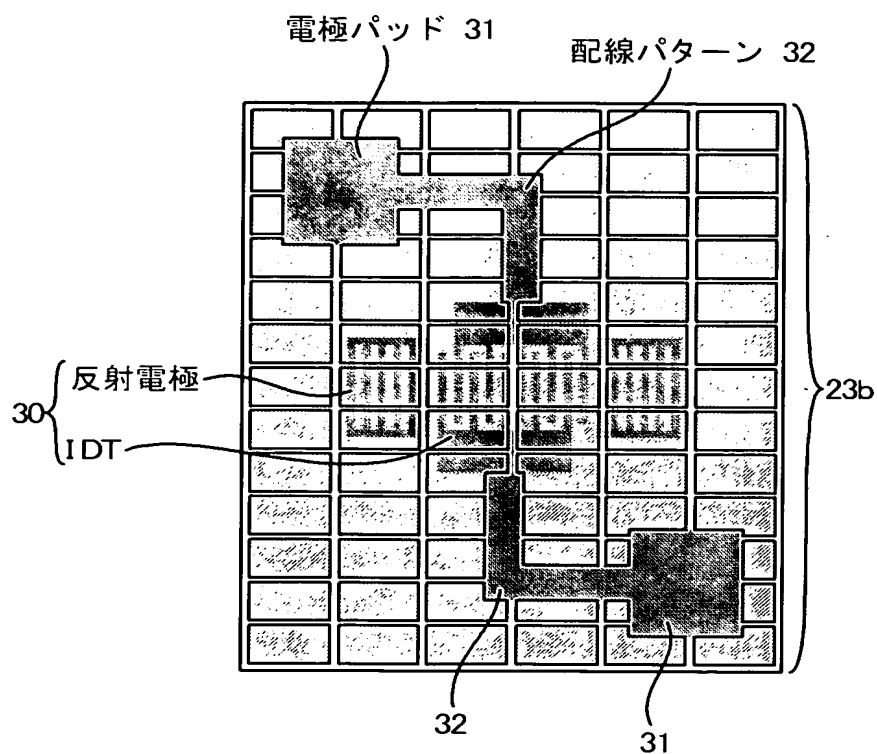
【図 7】



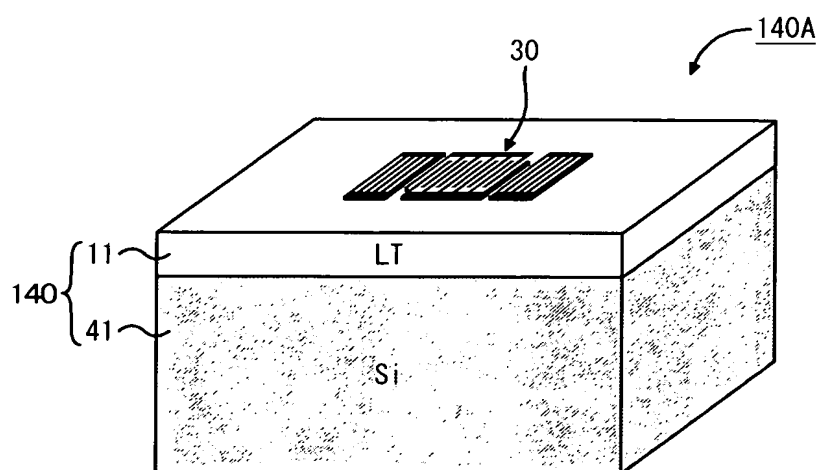
【図 8】



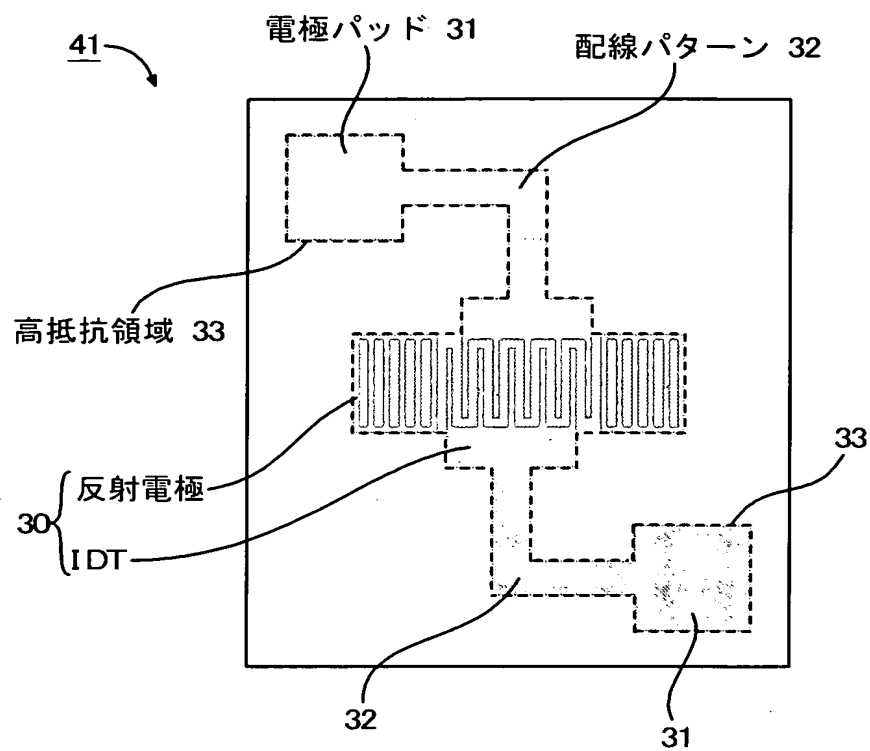
【図 9】



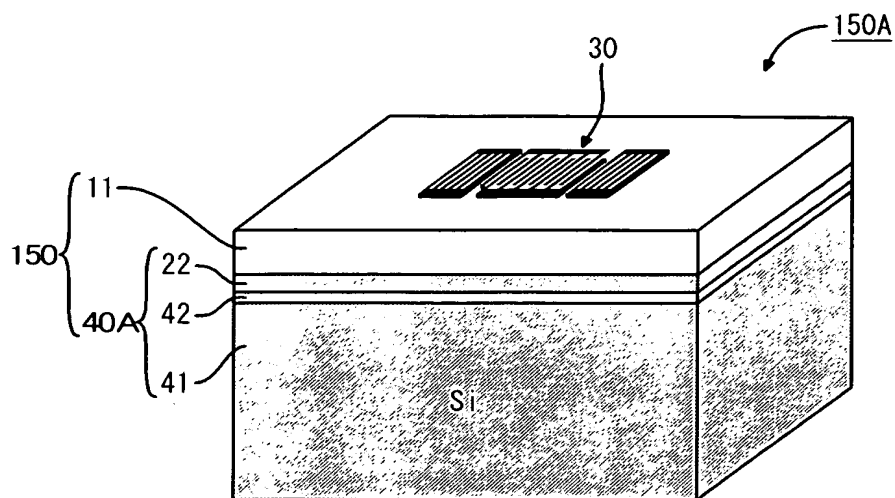
【図 10】



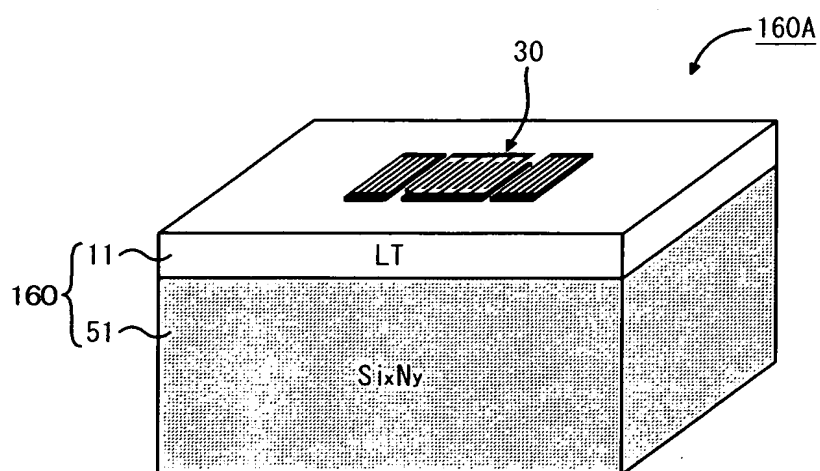
【図 11】



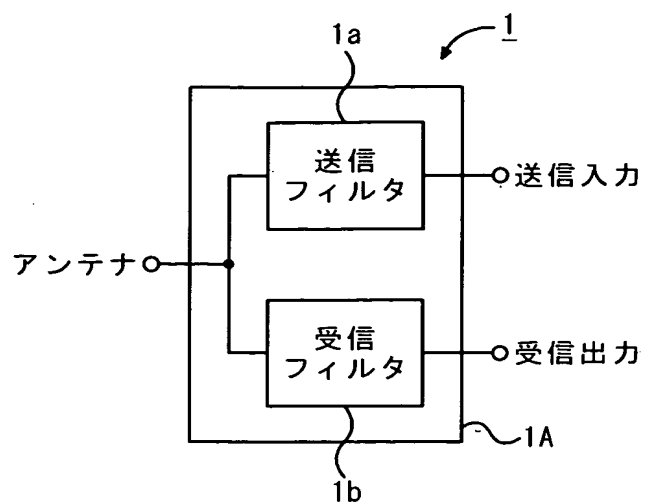
【図 1 2】



【図 1 3】



【図 14】



【書類名】 要約書

【要約】

【課題】 圧電基板の電気機械結合係数を維持し、且つ周波数温度特性を改善した、容易に製造できる弾性表面波素子の製造方法を提供する。

【解決手段】 圧電基板 10 と支持基板 20 を洗浄して接合面の不純物 X 1 及び X 2 を除去して乾燥処理した後、不活性ガス若しくは酸素のイオンビーム、中性子ビーム又はプラズマ等を少なくとも一方の接合面に照射することで、残留した不純物 X 1 1 及び X 2 1 を除去すると共に表層を活性化させる。次に、活性化した接合面が向かい合うように、圧電基板 10 と支持基板 20 とを貼り合わせる。

【選択図】 図 2

特願 2003-136511

出 願 人 履 歴 情 報

識別番号

[398067270]

1. 変更年月日

2002年11月 5日

[変更理由]

住所変更

住 所

神奈川県横浜市港北区新横浜二丁目3番12号

氏 名

富士通メディアデバイス株式会社

2. 変更年月日

2003年 5月30日

[変更理由]

住所変更

住 所

神奈川県横浜市港北区新横浜二丁目3番地12

氏 名

富士通メディアデバイス株式会社

特願 2 0 0 3 - 1 3 6 5 1 1

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 2 2 3]

1. 変更年月日 1 9 9 0 年 8 月 2 4 日
 [変更理由] 新規登録
 住 所 神奈川県川崎市中原区上小田中 1 0 1 5 番地
 氏 名 富士通株式会社

2. 変更年月日 1 9 9 6 年 3 月 2 6 日
 [変更理由] 住所変更
 住 所 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号
 氏 名 富士通株式会社

特願 2 0 0 3 - 1 3 6 5 1 1

出 願 人 履 歴 情 報

識別番号

[3 0 1 0 2 1 5 3 3]

1. 変更年月日

2 0 0 1 年 4 月 2 日

[変更理由]

新規登録

住 所

東京都千代田区霞が関 1 - 3 - 1

氏 名

独立行政法人産業技術総合研究所